

Данный контроллер, предназначен для обработки видеопотоков, поступающих с трех CMOS сенсоров, для последующей реконструкции пространственного 3-D изображения.

Для реализации контроллера применялись отладочные платы компании AVNET (Silica), Texas Instruments 6416T DSK и разработана пользовательская дочерняя плата видеовхода. Использован КМОП видео-сенсор Micron MT9 -SOC со скоростью считывания 25 кадров в секунду.

Реализованы специализированные видео-фильтры и встроенное DSP/BIOS программное обеспечение, а также пользовательские приложения и Linux драйвера под встроенную операционную систему.



## Характеристики

Тип ПЛИС	Xilinx Virtex4-FX12
Тип ЦСП	Texas Instruments TMS320C6416T
Использованные шины и интерфейсы памяти ПЛИС	PLB, OPB, APU, OCM DDR SDRAM, BRAM, Flash
Использованные шины и интерфейсы памяти ЦСП	<ul style="list-style-type: none"> <li>• EMIF</li> <li>• EDMA</li> <li>• GPIO</li> <li>• SDRAM</li> <li>• EEPROM</li> </ul>
Использованные внешние интерфейсы	<ul style="list-style-type: none"> <li>• Tri-MAC Ethernet 10/100</li> <li>• USB 2.0</li> <li>• UART</li> </ul>
Разработанные IP Ядра	<ul style="list-style-type: none"> <li>• Специализированные фильтры обработки изображений</li> <li>• Мост из FPGA в DSP</li> </ul>
Особенности	<ul style="list-style-type: none"> <li>• Системная частота сенсора 27 MHz</li> <li>• Процессор PowerPC 405-350 MHz</li> <li>• Операционная система Linux Monta Vista, DSP/BIOS</li> </ul>
Средства проектирования	ISE Xilinx, EDK, Code Composer Studio 3.0, Chip Scope Pro, gcc, Cross compiler Toolchain PowerPC405
Срок разработки	11 месяцев